Roll No:-_____

**(Sem-3) Diploma Exam 2025 (Odd)**

**[Time: 3 Hours]** **(C.S.E) (Theory)** **[Full. Marks: 70]**

**Computer Org and Arch (C.S.E)**

**(2018303)**

**- All questions are compulsory. (सभी प्रश्न अनिवार्य है।)**

**- Marks are mentioned on the right side of each question. (अंक सभी प्रश्न के दाई ओर अंकित किये है।)**

**Group (A) (ग्रुप -ए)**

| **Q.1** | **Answer all questions as directed. (निर्देशानुसार सभी प्रश्नों के उत्तर दें)** **(2x10=20)** | **Marks** | **CO** | **BL** |
|---|---|---|---|---|
| a) | The structural model on which most modern computers are based is called _____ architecture. (Harvard/ Von Neumann /RISC / CISC )<br>अधिकांश आधुनिक कंप्यूटर जिस संरचनात्मक मॉडल पर आधारित हैं, उसे _____ वास्तुकला कहा जाता है। (हार्वर्ड/ वॉन न्यूमैन/ आरआईएससी/सिस्क ) | 2 | - | 1 |
| b) | Which of the following performs arithmetic and logical operations?<br>(a)Control Unit (b) Memory Unit (c) ALU (d) I/O Unit<br>निम्न में से कौन-सा गणितीय और तार्किक क्रियाएँ करता है?<br>(a) कंट्रोल यूनिट (b) मेमोरी यूनिट (c) एएलयू/ (d) I/O यूनिट) | 2 | - | 1 |
| c) | A bus structure allows components to share common communication lines. (True/False)<br>बस संरचना से घटक सामान्य संचार रेखाएँ साझा कर सकते हैं।(सही/गलत) | 2 | - | 2 |
| d) | Match the following:<br>A. Half Adder → 1. Two inputs, sum and carry<br>B. Full Subtractor → 2. Three inputs, difference and borrow<br>C. Boolean Algebra → 3. Logic Simplification<br>निम्नलिखित का मिलान करें:<br>A. अर्ध योजक → 1. दो इनपुट, योग और कैरी<br>B. पूर्ण घटाव → 2. तीन इनपुट, अंतर और उधार<br>C. बूलियन बीजगणित → 3. तर्क सरलीकरण | 2 | - | 2 |
| e) | In 1's complement system, $(1010)_2$ represents the value .....in decimal. ( –5 / –6 / 5 / 6 )<br>1's कॉम्प्लिमेंट प्रणाली में $(1010)_2$ का दशमलव मान..... है।<br>( –5 / –6 / 5 / 6 ) | 2 | - | 2 |
| f) | The hardware algorithm used for signed binary multiplication is known as .....algorithm. (Booth's/ Restoring/ Non-Restoring/ Array )<br>हस्ताक्षरित बाइनरी गुणन के लिए प्रयुक्त हार्डवेयर एल्गोरिदम को .....एल्गोरिदम कहा जाता है।<br>(बूथ/ रिस्टोरिंग/ नॉन-रिस्टोरिंग/ एरे ) | 2 | - | 2 |
| g) | True / False — A micro-operation is a smallest operation performed on data stored in registers. (True/False)<br>माइक्रो-ऑपरेशन रजिस्टर में संग्रहीत डेटा पर किया जाने वाला सबसे छोटा ऑपरेशन है। (सही/गलत) | 2 | - | 1 |
| h) | Match the following –<br>A. Cache Memory → 1. High-speed temporary storage<br>B. Virtual Memory → 2. Uses page replacement<br>C. RAID → 3. Improves data reliability | 2 | - | 2 |

| | | | | |
|---|---|---|---|---|
| | निम्नलिखित का मिलान करें –<br>A. कैश मेमोरी → 1. उच्च गति वाला अस्थायी संग्रहण<br>B. वर्चुअल मेमोरी → 2. पृष्ठ प्रतिस्थापन का उपयोग करता है<br>C. RAID → 3. डेटा विश्वसनीयता में सुधार करता है | | | |
| i) | The transfer of data without CPU intervention is performed by ..... mode.<br>(Interrupt/ DMA/ Programmed I/O/ Polling )<br>CPU के बिना डेटा हस्तांतरण डीएमए ..... मोड द्वारा किया जाता है।<br>(इंटरप्ट/ डीएमए/ प्रोग्राम्ड I/O/ पोलिंग ) | 2 | - | 2 |
| j) | Interrupts are used to handle urgent I/O requests. (True/False)<br>इंटरप्ट्स का उपयोग तत्काल I/O अनुरोधों को संपादित करने के लिए किया जाता है।(सही/गलत) | 2 | - | 1 |
| | **Group (B) (ग्रुप -बी)** | | | |
| | **Answer all five questions. (सभी पाँच प्रश्नों के उत्तर दें।) 4x5=20** | | | |
| **Q.2** | Describe the functional roles of ALU and Control Unit in the Von Neumann model.<br>वॉन न्यूमैन मॉडल में ALU और कंट्रोल यूनिट की भूमिकाएँ स्पष्ट करें। | 4 | - | 1 |
| | **OR (अथवा)** | 4 | - | 1 |
| | Explain how a shared bus enables communication among CPU, memory, and I/O.<br>शेयर्ड बस CPU, मेमोरी और I/O के बीच संचार कैसे सक्षम करती है, समझाइए। | | | |
| **Q.3** | Convert $(-37)_{10}$ into 8-bit 2's complement and show the check by re-converting to decimal.<br>$(-37)_{10}$ को 8-बिट 2's कॉम्प्लिमेंट में बदलें तथा पुनः दशमलव में बदलकर जाँच करें। | 4 | - | 3 |
| | **OR (अथवा)** | | | |
| | Represent $-10.75_{10}$ in IEEE-754 single precision (normalized form, show fields).<br>$-10.75_{10}$ को IEEE-754 सिंगल प्रिसिशन में प्रदर्शित करें (नॉर्मलाइज़्ड, फ़ील्ड्स दिखाएँ)। | 4 | - | 3 |
| **Q.4** | Draw truth tables and express Boolean equations for Half Adder and Full Adder.<br>हाफ ऐडर व फुल ऐडर की ट्रुथ टेबल बनाकर बूलियन समीकरण लिखिए। | 4 | - | 3 |
| | **OR (अथवा)** | | | |
| | Derive Boolean expressions for Half Subtractor and Full Subtractor and indicate borrow logic.<br>हाफ सब्ट्रैक्टर तथा फुल सब्ट्रैक्टर के बूलियन समीकरण व्युत्पन्न कर उधार (borrow) लॉजिक दर्शाएँ। | 4 | - | 3 |
| **Q.5** | Differentiate arithmetic, logic, and shift micro-operations with one register-level example each.<br>अंकगणित, तार्किक और शिफ्ट माइक्रो-ऑपरेशनों में भेद रजिस्टर-स्तरीय उदाहरण सहित बताइए। | 4 | - | 2 |
| | **OR (अथवा)** | | | |
| | Explain instruction formats (e.g., 3-address/2-address/1-address/0-address) with a sample operation.<br>इंस्ट्रक्शन फ़ॉर्मेट्स (जैसे 3-एड्रेस/2-एड्रेस/1-एड्रेस/0-एड्रेस) एक उदाहरण सहित समझाइए। | 4 | - | 1 |
| **Q.6** | Define cache memory and compare direct, associative, and set-associative mapping.<br>कैश मेमोरी परिभाषित करें तथा डायरेक्ट, एसोसिएटिव व सेट-एसोसिएटिव मैपिंग की तुलना करें। | 4 | - | 1 |
| | **OR (अथवा)** | | | |
| | Explain virtual memory paging and summarize two-page replacement policies with a short example.<br>वर्चुअल मेमोरी पेजिंग समझाइए और दो पेज रिप्लेसमेंट नीतियों का संक्षिप्त उदाहरण सहित सार दें। | 4 | - | 1 |

## Group (C) (ग्रुप - सी)

**Answer all five questions. (सभी पाँच प्रश्नों के उत्तर दें |)** **6x5=30**

| | | | | |
|---|---|---|---|---|
| **Q.7** | With a neat diagram, explain the Von Neumann architecture data/instruction flow and the stored-program concept.<br>साफ आरेख सहित वॉन न्यूमैन वास्तुकला में डेटा/इंस्ट्रक्शन फ्लो तथा स्टोर्ड-प्रोग्राम अवधारणा समझाइए। | 6 | - | 3 |
| | **OR (अथवा)** | | | |
| | Compare Von Neumann and Harvard organizations on bus structure, performance, and design trade-offs.<br>वॉन न्यूमैन एवं हार्वर्ड संरचनाओं की बस संरचना, प्रदर्शन व डिज़ाइन समझौते (trade-offs) पर तुलना करें। | 6 | - | 2 |
| **Q.8** | Draw the flowchart for binary multiplication and outline a hardware datapath implementing it.<br>बाइनरी गुणन का फ्लोचार्ट प्रस्तुत करें और उसे लागू करने वाली हार्डवेयर डाटापाथ रूपरेखा बताइए। | 6 | - | 3 |
| | **OR (अथवा)** | | | |
| | Explain Booth's multiplication algorithm step-by-step. Illustrate with a signed binary example.<br>बूथ गुणन एल्गोरिद्म चरणबद्ध समझाइए| हस्ताक्षरित बाइनरी उदाहरण सहित स्पष्ट करें। | 6 | - | 1 |
| **Q.9** | Distinguish hardwired vs micro-programmed control units; draw block diagrams and discuss speed, flexibility, and complexity.<br>हार्डवायर्ड बनाम माइक्रो-प्रोग्राम्ड कंट्रोल यूनिट में अंतर बताएँ; ब्लॉक आरेख बनाकर गति, लचीलापन व जटिलता चर्चित करें। | 6 | - | 2 |
| | **OR (अथवा)** | | | |
| | Describe the complete instruction cycle (fetch–decode–execute) showing key micro-operations and register transfers.<br>प्रमुख माइक्रो-ऑपरेशन्स व रजिस्टर ट्रांसफ़र दिखाते हुए पूर्ण इंस्ट्रक्शन साइकिल (फेच–डिकोड–एग्जीक्यूट) प्रस्तुत करें। | 6 | - | 2 |
| **Q.10** | Classify main memory and secondary storage, discuss performance considerations<br>मुख्य मेमोरी तथा द्वितीयक स्टोरेज का वर्गीकरण कर प्रदर्शन कारक पर चर्चा करें। | 6 | - | 3 |
| | **OR (अथवा)** | | | |
| | Explain cache organization and analyze locality with examples.<br>कैश संगठन समझाकर लोकैलिटी का उदाहरण सहित विश्लेषण करें। | 6 | - | 2 |
| **Q.11** | Describe DMA operation with timing and signals; compare CPU-driven I/O vs DMA for throughput and CPU utilization.<br>DMA की टाइमिंग व सिग्नल सहित क्रिया-विधि बताइए; थ्रूपुट व CPU उपयोगिता के संदर्भ में CPU-चालित I/O से तुलना करें। | 6 | - | 2 |
| | **OR (अथवा)** | | | |
| | Explain interrupt types (maskable, non-maskable, vectored) and priority schemes; show an interrupt handling flow.<br>इंटरप्ट प्रकार (मास्केबल, नॉन-मास्केबल, वेक्टरड) व प्राथमिकता योजनाएँ समझाकर इंटरप्ट हैंडलिंग फ्लो दर्शाएँ। | 6 | - | 2 |