Roll No:-_____

(Sem-3_OBE) Diploma Exam 2025 (Odd)

[Time: 3 Hours] **(Ec. Engg.) (Theory)** **[Full. Marks: 70]**

Digital Electronics (Ec. Engg.)

(T2421303)

- **All questions are compulsory. (सभी प्रश्न अनिवार्य है।)**
- **Marks are mentioned on the right side of each question. (अंक सभी प्रश्न के दाई ओर अंकित किये है।)**

Group (A) (ग्रुप -ए)

Q.1 Answer all questions as directed. (2x10=20)
(निर्देशानुसार सभी प्रश्नों के उत्तर दें।)

	Marks	CO	BL
a) The hexadecimal number $(A2)_{16}$ is equivalent to _____in decimal and _____in binary. (150/ 162/10100010/ 10101010) हेक्साडेसिमल संख्या $(A2)_{16}$ दशमलव में _____ और बाइनरी में _____ के समान है। (150/ 162/10100010/ 10101010)	2	1	2
b) The 1's complement of $(101100)_2$ is _____, while its 2's complement is _____. (010011_2/ 010110_2/010001_2/010100_2) $(101100)_2$ का 1's पूरक_____ है, जबकि इसका 2's पूरक_____ है। (010011_2/ 010110_2/ 010001_2/ 010100_2)	2	1	1
c) According to De-Morgan's Theorem, $(A \cdot B)' =$ _____, and $(A + B)' =$ _____. (A' + B/ A' + B'/ A' · B/ A' · B') डी-मॉर्गन प्रमेय के अनुसार, $(A \cdot B)' =$ _____, और $(A + B)' =$ _____ . (A' + B/ A' + B'/ A' · B/ A' · B')	2	2	1
d) The AND gate outputs 1 only when _____inputs are 1, whereas the OR gate outputs 1 when _____input(s) is 1. (all/ any/ 0/ 1/ A/ B) AND गेट तभी 1 आउटपुट देता है जब _____इनपुट 1 होते हैं, जबकि OR गेट तब 1 आउटपुट देता है जब _____इनपुट 1 होता है। (सभी/ कोई/ 0/ 1/ A/ B)	2	2	1
e) A binary to octal decoder is a _____ line to _____ line decoder. (2/ 3/ 4/ 8) बाइनरी टू ऑक्टल विकोडक एक _____ लाइन से _____ लाइन विकोडक है। (2/ 3/ 4/ 8)	2	3	2
f) A half adder has _____ input(s) and it produces _____ output(s). (1,1/ 1,2/ 2,2/ 3,4) एक अर्ध योजक में _____ इनपुट होते हैं और ये _____ आउटपुट उत्पन्न करते हैं। (1,1/ 1,2/ 2,2/ 3,4)	2	3	2
g) A ripple counter is an asynchronous counter. (True/ False) रिपल काउंटर एक अतुल्यकालिक काउंटर होता है। (सत्य/ असत्य)	2	4	2
h) A flip-flop is a _____element that stores _____ bit of information. (bistable/ astable/ monostable/1 /2 /4) फ्लिप-फ्लॉप एक _____तत्व है जो _____ बिट जानकारी संग्रहीत करता है। (द्विस्थिर/ अस्थिर/ एकस्थिर/1/ 2 /4)	2	4	2
i) RAM stands for _____, and it is a _____memory. (Reduced Access Memory/ Random Access Memory/Random Array Memory/ Volatile/ Non-volatile) RAM का अर्थ _____ है, और यह एक _____मेमोरी है। (Reduced Access Memory/ Random Access Memory/ Random Array Memory / उड़नशील / गैर-उड़नशील)	2	5	1
j) A DAC converts _____signals into _____signals. (digital/ mixed/ hybrid/ analog) एक DAC _____संकेतों को _____संकेतों में परिवर्तित करता है।	2	5	1

	(डिजिटल/ मिश्रित/ हाइब्रिड/ एनालॉग)			
	Group (B) (ग्रुप -बी)			
	Answer all five questions. (सभी पाँच प्रश्नों के उत्तर दें।) **4x5=20**			
Q.2	Minimize the function $F = \sum m(2,3,6,7,10,11,12)$ using K-map. K-मैप का उपयोग करके फलन $F = \sum m(2,3,6,7,10,11,12)$ को न्यूनतम करें।	4	2	3
	OR (अथवा)			
	Illustrate the four important law of Boolean algebra. बूलियन बीजगणित के चार महत्वपूर्ण नियमों उदहारण देकर समझाए ।	4	2	3
Q.3	Explain the working of half adder with suitable logical diagram and mention logical expression for input and output. उपयुक्त तार्किक आरेख के साथ अर्ध योजक की कार्यप्रणाली की व्याख्या करें तथा इनपुट और आउटपुट के लिए तार्किक व्यंजक का उल्लेख करें।	4	3	2
	OR (अथवा)			
	Describe a 1-to-4 demultiplexer using logic gates and explain its function with truth table. लॉजिक गेट्स का उपयोग कर 1-से-4 विबहुसंकेतक का वर्णन करें और सत्य तालिका के साथ इसके कार्य की व्याख्या करें।	4	3	2
Q.4	Explain the design of a hexadecimal-to-binary encoder with truth table and Boolean expressions. सत्य तालिका और बूलियन व्यंजक के साथ हेक्साडेसिमल-टू-बाइनरी कोडक के डिज़ाइन की व्याख्या करें।	4	3	2
	OR (अथवा)			
	Explain the working of a 1-bit comparator with truth table and logic diagram. सत्य सारणी और तर्क आरेख के साथ 1-बिट तुलनित्र की कार्यप्रणाली की व्याख्या करें।	4	3	2
Q.5	Differentiate between synchronous and asynchronous counters (any four). समकालिक और अतुल्यकालिक काउंटरों के बीच अंतर करें (कोई भी चार)।	4	4	3
	OR (अथवा)			
	Construct a Serial-in Serial-out (SISO) shift register with block diagram and timing diagram. खंड आरेख और समय आरेख के साथ सीरियल-इन सीरियल-आउट (SISO) शिफ्ट रजिस्टर की रचना करें।	4	4	3
Q.6	Construct SR Flip flop using NAND gate only with suitable logical diagram. उपयुक्त तार्किक आरेख के साथ केवल NAND गेट का उपयोग कर SR फ्लिप फ्लॉप की रचना करें।	4	4	3
	OR (अथवा)			
	Compare latch and flip flop (any four points). लैच और फ्लिप फ्लॉप की तुलना करें।(कोई भी चार बिंदु)	4	4	3
	Group (C) (ग्रुप - सी)			
	Answer all five questions. (सभी पाँच प्रश्नों के उत्तर दें।) **6x5=30**	6	1	1
Q.7	Write short notes on the following i)ASCII code ii)EBCDIC code निम्नलिखित पर संक्षिप्त टिप्पणियाँ लिखें: i)ASCII कोड ii)EBCDIC कोड			
	OR (अथवा)			
	Define the following number systems with suitable examples: Binary, Octal, Decimal, and Hexadecimal.	6	1	1

	उपयुक्त उदाहरणों के साथ निम्नलिखित संख्या प्रणालियों को परिभाषित करें: बाइनरी, ऑक्टल, दशमलव और हेक्साडेसिमल।			
Q.8	Draw the symbol, truth table, and logic expression of OR and NAND gates. OR और NAND गेट्स के प्रतीक, सत्य तालिका और तर्क व्यंजक बनाएं। **OR (अथवा)** State and prove De-Morgan's theorems using truth tables. सत्य सारणी का उपयोग करके डी-मॉर्गन के प्रमेयों को बताएं और सिद्ध करें।	6 6	2 2	2 2
Q.9	Design an 8-to-1 multiplexer with block diagram and truth table. खंड आरेख और सत्य सारणी के साथ एक 8-से-1 बहुसंकेतक डिज़ाइन करें। **OR (अथवा)** Construct a 3-to-8 binary decoder with logic diagram and truth table. तर्क आरेख और सत्य तालिका के साथ 3-से-8 बाइनरी डिकोडर का निर्माण करें।	6 6	3 3	3 3
Q.10	Explain master slave JK Flip Flop using logic diagram and truth table. तर्क आरेख और सत्य तालिका का उपयोग करके मास्टर स्लेव JK फ्लिप फ्लॉप की व्याख्या करें। **OR (अथवा)** Explain Decade counter with suitable diagram in brief. दशक काउंटर का उपयुक्त आरेख के साथ संक्षेप में व्याख्या करें।	6 6	4 4	2 2
Q.11	Explain the working principle of a weighted resistor type DAC with neat circuit diagram . वेटेड रेसिस्टर प्रकार के DAC के कार्य सिद्धांत को स्वच्छ परिपथ आरेख सहित व्याख्या करें। **OR (अथवा)** Explain the general organization of RAM with block diagram showing address lines, data lines, and control lines. एड्रेस लाइन, डेटा लाइन और नियंत्रण लाइन को दर्शाने वाले खंड आरेख के साथ RAM के सामान्य आयोजन की व्याख्या करें।	6 6	5 5	2 2